

Multi-dimensional Packet Classification on FPGA: 100 Gbps and beyond

Michal Kajan

Fakulta informačních technologií, Vysoké učení technické v Brně,
Božetěchova 2, 612 66 Brno



evropský
sociální
fond v ČR



EVROPSKÁ UNIE



MINISTERSTVO ŠKOLSTVÍ,
MLÁDEŽE A TĚLOVÝCHOVY



OP Vzdělávání
pro konkurenčeschopnost

INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

TeamIT session

15.5.2012

Zdroje

- Y. Qi, L. Xu, B. Yang, Y. Xue, J. Li. Packet Classification Algorithms: from Theory to Practice. In Proc. Infocom'09, 2009
- Yaxuan Qi; Fong, J.; Weirong Jiang; Bo Xu; Jun Li; Prasanna, V.: Multi-dimensional packet classification on FPGA: 100 Gbps and beyond, FPT 2010, 2010

Hypersplit

- Algoritmus Hypersplit
- HW realizácia na FPGA - pipeline

Hypersplit

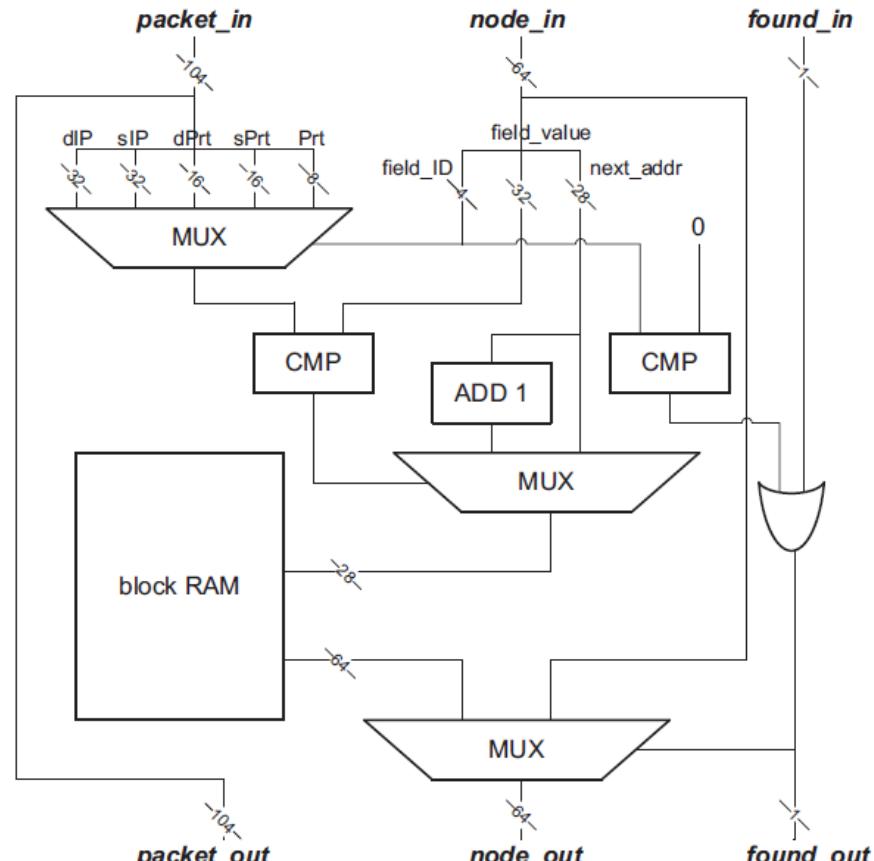
- skupinka v Pekingu
- verejný repozitár s implementáciami algoritmov
- vychádza z algoritmu HiCuts

Hypersplit - princíp

- predspracovanie sady pravidiel
- postupné delenie priestoru a tvorba rozhodovacieho stromu (binárny strom)
- pre každé poličko sa pravidlá zobrazia na daný rozsah možných hodnôt – zobrazenie intervalov na os
- 3 jednoduché heuristiky pre delenie aktuálnej množiny pravidiel
- počet prístupov do pamäti: 8-25
- implementované na Cavium Octeon3860
- priepustnosť: max. 6.4 Gb/s (najkratšie pakety, 16 jadier)

Hypersplit – FPGA implementácia

- zretežazená linka



Hypersplit – uzol stromu

Hypersplit - optimalizácie

- spájanie uzlov – 3 porovnania v jednom bločku namiesto jedného
 - redukuje počet stupňov pipeline
- posúvanie listových uzlov do neskorších stupňov pipeline
 - redukuje množstvo potrebnej pamäti v jednom stupni
 - popísané v inom článku
- súčasné spracovanie dvoch paketov v jednom cykle (BlockRAM má dva porty)
- aktualizácia dátovej štruktúry – dynamicky
 - popísané v inom článku
- implementované na Virtex-6

Hypersplit - výkon

Rules	Max Clock (MHz)	Max Thruput (Gbps)	Tree depth	#slices used / available	#RAMs used / available
acl1_100	139.1	142	7	444/37440	10/516
acl1_1K	134.0	137	11	602/37440	18/516
acl1_10K	115.4	118	12	747/37440	103/516

Hypersplit – priepustnosť na FPGA, najkratšie pakety

Approaches	Max Throughput (Gbps)
Our approach	142
HyperSplit on OCTEON [4]	6.4
RFC on IXP2850 [3]	10

Hypersplit – priepustnosť v porovnaní s multicore riešením

Ďakujem za pozornosť