

Posudek oponenta diplomové práce

Student: Šťastná Hilda, Bc.
Téma: Simulace CMOS VLSI obvodů (id 20203)
Oponent: Kocina Filip, Ing., UITS FIT VUT

- 1. Náročnost zadání** **značně obtížné zadání**
Zadání je značně obtížné, řešení VLSI obvodů je nad rámec diplomové práce.
- 2. Splnění požadavků zadání** **zadání splněno pouze částečně**
Ze zadání byly splněny body 1, 2 a 3. Bod 4 je zmíněn pouze okrajově a není analyzován pro rozsáhlejší elektronické obvody. Simulace CMOS obvodů (bod 5) je provedena pouze pro základní logická hradla, nejsou modelovány rozsáhlejší obvody (a ani nemluví o VLSI). Bod 6 byl proveden pouze pro dvouvstupý XOR.
- 3. Rozsah technické zprávy** **splňuje pouze minimální požadavky**
Hlavní část práce je sice vysázena na 74 stranách, nicméně kapitola 3, zabírající 31 stran, má povahu tutoriálu a z tohoto důvodu náleží do příloh. Některé části jsou zbytečně detailní, pomocné výpočty patří do příloh.
- 4. Prezentací úroveň předložené práce** **75 b. (C)**
Práce vypadá na první pohled dobře.
- 5. Formální úprava technické zprávy** **65 b. (D)**
Formální úprava zprávy je průměrná, má však některé nedostatky: studentka používá zkratky dříve, než je vysvětluje, víceřádkové popisky obrázků splývají s okolním textem, pro pomlčku je třeba použít "--", pro šipku "\rightarrow" (ne "->"), pro násobení "\cdot" (ne klasickou tečku), některé rastrové obrázky jsou špatně čitelné, schémata jsou vytvářena v různých nástrojích (např. 4.1 vs 4.4) a vypadají tak odlišně, pro zdrojové kódy je lepší použít prostředí `lstlisting` s obarvováním než prostředí verbatim, před závorky je třeba uvést `\left` nebo `\right` pro velikost odpovídající vnitřním členům.
- 6. Práce s literaturou** **50 b. (E)**
Studentka cituje větší množství zdrojů, bohužel však převážně webové stránky, uvádí pouze několik monografií a článků.
- 7. Realizační výstup** **30 b. (F)**
Studentka má v názvu práce pojem VLSI. V práci správně uvádí, že se běžně jedná o miliony tranzistorů, ve zprávě však nejsložitějším analyzovaným obvodem je dvouvstupý XOR (méně než 20 tranzistorů). Přitom v 5. bodě zadání má navrhnout a implementovat CMOS obvody. VLSI obvody vedou na rozsáhlejší soustavy diferenciálních rovnic (desítky tisíc), v nichž by se navržená paralelizace teprve projevila.
- 8. Využitelnost výsledků**
Práce pouze popisuje zavedené simulační standardy a simuluje malé CMOS obvody (do 20 tranzistorů), z tohoto pohledu nelze prezentované výsledky nijak využít.
- 9. Otázky k obhajobě**
-
- 10. Souhrnné hodnocení** **40 b. nevyhovující (F)**
Práce zcela nesplňuje některé body zadání, není zmíněn žádný reálný tranzistor, jehož simulace by měla posloužit k určení parametrů aproximačního modelu. Hodnota parazitního kapacitoru je volena nevhodně, měla by být o několik řádů nižší. Není analyzován žádný VLSI obvod. Nebylo provedeno důležité porovnání zrychlení oproti klasickým metodám pro více elektronických obvodů (bod 6). Vzhledem k nedodržení zadání nemohu práci doporučit k ústní obhajobě a hodnotím stupněm F.

Prohlášení: Uděluji VUT v Brně souhlas ke zveřejnění tohoto posudku v listinné i elektronické formě.

V Brně dne: 1. června 2017

.....
podpis