Posudek oponenta bakalářské práce

Student: Horký Jakub
Téma: Integrace formálních technik do procesu verifikace procesoru RISC-V (id 22489)
Oponent: Šnobl Pavel, Ing., CODASIP

1. Náročnost zadání **obtížnější zadání**

Zadání práce považuji za obtížnější. Bylo nutné se seznámit s koncepty funkční verifikace, zvláště metodologie UVM, dále formální verifikace a způsoby propojení těchto dvou verifikačních přístupů. Bylo rovněž nutné seznámit se s nástroji firmy Codasip, architekturou RISC-V a implementací procesoru Codix Berkelium.

2. Splnění požadavků zadání **zadání splněno**

3. Rozsah technické zprávy **je v obvyklém rozmezí**

4. Prezentační úroveň předložené práce **85 b. (B)**

Práce je logicky členěna a jednotlivé kapitoly na sebe navazují. Práce začíná motivačním úvodem, na který navazuje popis logických východisek práce, následovaný popisem implementace a odhalených chyb. Výhradu mám právě k závěrečné kapitole, popisující implementaci, která není příliš detailní a neobsahuje např. ukázku žádného z implementovaných tvrzení (ani v rámci příloh), ty jsou obsaženy až na přiloženém DVD. Popis odhalených chyb a nedostatků by rovněž mohl být detailnější, student např. jen jednou větou zmiňuje, že se mu podařilo odhalit několik zbytečných částí kódu ve verifikovaném procesoru, chybí zde ale jakékoli detaily.

5. Formální úprava technické zprávy **85 b. (B)**

Práce obsahuje menší množství pravopisných chyb a překlepů, nejčastěji chybějících nebo přebývajících čárek zvláště ve složitějších souvětích. Tyto chyby nicméně obvykle nebrání pochopení daného textu.

6. Práce s literaturou **95 b. (A)**

Práce s literaturou je na dostatečné úrovni. Student jasně odděluje cizí práci od vlastní. Bibliografické citace jsou v souladu s citačními zvyklostmi a normami. Zdrojů je v práci použito dostatečné množství a to jak online tak tištěných publikací.

7. Realizační výstup **95 b. (A)**

Realizační výstup se skládá ze sady formálních tvrzení napsaných v jazyce SystemVerilog Assertions. Tato tvrzení jsou logicky rozčleněna podle části procesoru, kterou ověřují do jednotlivých zdrojových souborů. Dále realizační výstup obsahuje sadu skriptů pro nástroj Questa PropCheck, umožňující aplikaci těchto tvrzení na verifikovaný procesor. Kód je psán přehledně a intuitivně, zvláště v případě složitějších tvrzení by ovšem mohl obsahovat detailnější komentáře, které by usnadnily jejich rychlejší pochopení.

8. Využitelnost výsledků

V rámci práce byla implementována formální tvrzení o procesoru Bk3 od firmy Codasip, který je dodáván zákazníkům. Pomocí těchto tvrzení bylo v tomto procesoru odhaleno několik chyb, které byly následně opraveny. Dá se tedy říct, že výsledky práce již v praxi použity byly. Implementovaná tvrzení lze navíc použít znovu v případě, že budou v procesoru provedeny změny a tím zabránit opětovnému výskytu těchto chyb, případně vzniku chyb nových.

9. Otázky k obhajobě

1. Můžete uvést, do jaké míry jsou Vámi implementovaná tvrzení použitelná i na ostatních procesorech od firmy Codasip implementujících instrukční sadu RISC-V - konkrétně procesorech Bk5 a Bk7?
2. Do jaké míry je nutné daná tvrzení změnit v případě verifikace procesoru založeného na 64-bitové verzi RISC-V specifikace?

10. Souhrnné hodnocení **90 b. výborně (A)**

Práce byla splněna ve všech bodech. Vzhledem k tomu a vzhledem k hodnocení v předchozích bodech navrhuji hodnocení **90 bodů - A**.

Prohlášení: Uděluji VUT v Brně souhlas ke zveřejnění tohoto posudku v listinné i elektronické formě.

V Brně dne: 24. června 2020

Šnobl Pavel, Ing.
oponent